

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-223237

(43)Date of publication of application : 30.08.1996

(51)Int.Cl. H04L 27/22  
H04L 27/38

(21)Application number : 07-020655

(71)Applicant : NIPPON TELEGR & TELEPH CORP  
<NTT>

(22)Date of filing : 08.02.1995

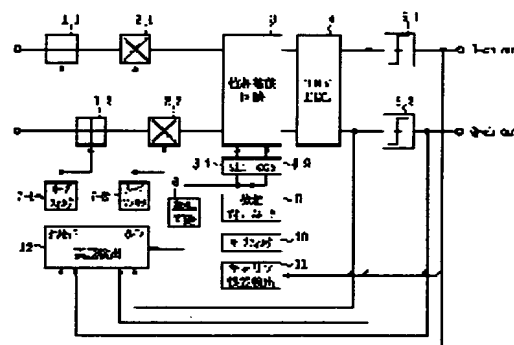
(72)Inventor : OKADA TAKASHI  
SHIRATO TADASHI

## (54) DIGITAL DEMODULATOR

### (57)Abstract:

**PURPOSE:** To reduce a circuit scale by converting a phase of an error signal obtained from a demodulation signal and an identification signal based on phase information to reduce a delay time of a control loop.

**CONSTITUTION:** Waveform ROMs 8-1, 8-2 generate a waveform used to rotate a signal phase at a phase compensation circuit 3 by using a carrier phase control signal from a phase accumulator 9. An error detection circuit 12 obtains a gain error based on correlation between a demodulation signal and an identification signal and generates an offset error signal by applying phase conversion to an error signal obtained from the demodulation signal and the identification signal based on phase information. In this case, a time difference between the demodulation signal and a carrier phase control signal caused by an output delay time of the phase compensation circuit 3 and an equalizer 4 is adjusted by using a delay circuit 6. Thus, I, Q channel signals are simply extracted without phase inversion compensation to an amplitude error component and offset component, a delay time of a control loop is reduced and the circuit scale is decreased.



## LEGAL STATUS

[Date of request for examination] 04.11.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3301033

[Date of registration] 26.04.2002

[Number of appeal against examiner's decision]

**BEST AVAILABLE COPY**

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-223237

(43) 公開日 平成8年(1996)8月30日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/22			H 0 4 L 27/22	Z
27/38			27/00	G

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平7-20655

(22) 出願日 平成7年(1995)2月8日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 岡田 隆

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72) 発明者 白土 正

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

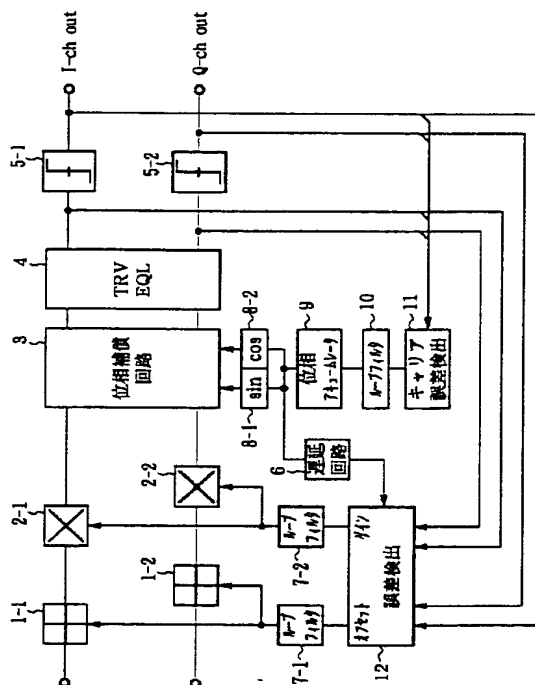
(74) 代理人 弁理士 井出 直孝 (外1名)

(54) 【発明の名称】 デジタル復調器

(57) 【要約】

【目的】 準同期型のデジタル復調器の制御ループの遅延時間を小さし、かつ回路規模の縮小を可能とする。

【構成】 ゲイン制御用の誤差信号を復調信号と識別信号との相関により検出し、オフセット誤差成分は誤差成分の極性の反転、非反転をキャリア同期のためのキャリア位相制御信号で判定する。



## 【特許請求の範囲】

【請求項 1】 直交変調された信号をデジタル処理により直交検波した I チャネルおよび Q チャネルの信号を入力信号とし、これらの入力信号の直流オフセット補償およびゲイン制御を行う入力補償手段と、この入力補償手段の出力を位相回転させることでキャリア同期を行う位相補償手段と、この位相補償手段の出力信号から符号間干渉を除去する等化手段と、この等化手段の出力する復調信号を識別する識別手段とを備え、

前記位相補償手段は、前記復調信号と前記識別手段の出力する識別信号とからキャリア誤差を検出する手段と、検出されたキャリア誤差を補償するための位相情報を求める手段と、この位相情報により信号位相を回転させる手段とを含み、

前記入力補償手段は、前記復調信号、前記識別信号および前記位相情報からオフセット誤差およびゲイン誤差を検出する誤差検出手段と、検出されたオフセット誤差を補償する値を前記入力信号にデジタル加算する手段と、検出されたゲイン誤差を補償する値を前記入力信号にデジタル乗算する手段とを含むデジタル復調器において、

前記誤差検出手段は、前記復調信号と前記識別信号との相関からゲイン誤差を求める手段と、前記復調信号と前記識別信号とから得られた誤差信号を前記位相情報により位相変換することでオフセット誤差信号を生成する手段とを含むことを特徴とするデジタル復調器。

【請求項 2】 I チャネルおよび Q チャネルの二つの入力信号に対して共通のゲイン誤差およびオフセット誤差信号を用いる請求項 1 記載のデジタル復調器。

【請求項 3】 前記ゲイン誤差を求める手段は、I チャネルまたは Q チャネルの少なくとも一方について、復調信号の極性を求める手段と、復調信号と識別信号との誤差成分の極性を求める手段と、二つの極性の排他的論理和を求める手段とを含む請求項 1 または 2 記載のデジタル復調器。

【請求項 4】 前記オフセット誤差信号を生成する手段は、I および Q のそれぞれのチャネルにおける復調信号と識別信号との誤差を求める手段と、それぞれの誤差の極性を求める手段と、I チャネルの誤差の極性、Q チャネルの誤差の極性およびそれぞれの極性の反転のいずれかを前記位相情報により選択する手段とを含む請求項 1 ないし 3 のいずれか記載のデジタル復調器。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は直交変調された信号の復調に利用する。特にデジタル処理により直交検波された信号のオフセット補償およびゲイン制御に関する。

## 【0002】

【従来の技術】 図 4 は従来例のデジタル復調器を示すブロック構成図である。この従来例は、デジタル信号

に変換された I チャネルおよび Q チャネルの直交検波信号を入力とし、デジタル加算器 1-1、1-2 により直流オフセット補償を行い、デジタル乗算器 2-1、2-2 によりゲイン制御を行い、位相補償回路 3 によりキャリア同期を行い、トランスバーサル等化器 4 により符号間干渉を除去して復調信号を得る。この復調信号を信号識別器 5-1、5-2 により識別することで、識別信号が得られる。

【0003】 位相補償回路 3 によるキャリア同期は、トランスバーサル等化器 4 の出力する復調信号と信号識別器 5-1、5-2 の出力する識別信号とからキャリア誤差検出回路 11 によりキャリア誤差を求め、このキャリア誤差をループフィルタ 10 を介して位相アキュムレータ 9 に入力し、位相アキュムレータ 9 が直交キャリア信号の位相に応じた振幅情報を格納した波形 ROM 8-1、8-2 からそれぞれ  $\sin$  および  $\cos$  の振幅値を順次出力させ、

$$I' = I \cdot \cos \theta + Q \cdot \sin \theta$$

$$Q' = Q \cdot \cos \theta - I \cdot \sin \theta$$

の演算を行って信号位相を回転させることにより行われる。

【0004】 オフセット誤差については、検出精度を上げるために復調信号が用いられ、オフセット誤差検出回路 16 により I チャネルと Q チャネルのそれぞれのオフセット誤差が求められ、ループフィルタ 7-1 を介してデジタル加算器 1-1、1-2 に供給される。

【0005】 ゲイン誤差については、ゲイン誤差検出器 15 により復調信号と識別信号との差分をとることにより検出される。検出されたゲイン誤差は、ループフィルタ 7-2 を介してデジタル乗算器 2-1、2-2 に供給される。

【0006】 ここで、復調信号と入力信号との位相が異なるため、ゲイン誤差検出器 15 およびオフセット誤差検出器 16 で使用される復調信号および識別信号の位相を逆補償して入力信号と同位相にする必要がある。そこでこの従来例では、復調信号の位相を逆補償する位相逆補償回路 14-1 と、識別信号の位相を逆補償する位相逆補償回路 14-2 とを備え、これらが、位相補償回路 3 およびトランスバーサル等化器 4 の出力分だけ遅延回路 13 により遅延させた再生搬送波により信号位相を再変換する。

## 【0007】

【発明が解決しようとする課題】 中間周波数帯でキャリア同期を行う同期検波方式では、ベースバンドで信号の位相補償を行わないため、各チャネル個別にオフセット成分および振幅誤差成分の検出および補償を行うことができる。しかし、準同期検波型復調器では、一般的にベースバンド信号の位相を回転させることでキャリア同期を行っている。このため、復調信号に含まれるオフセット成分および振幅誤差成分は、入力信号に含まれている

オフセット成分および振幅誤差成分と異なるものとなる。したがって、準同期方式では復調信号および識別信号から各チャンネルで個別に誤差成分を検出して補償することは不可能であり、信号の逆補償が必要となる。

【0008】準同期方式の従来例構成と同期検波方式とを比較した場合、位相逆補償回路が必要であるため、制御ループ内に余分な演算が必要となり、ループ内の遅延時間が大きくなる。その結果、制御の収束が遅くなるという問題がある。さらに、位相逆補償回路は位相補償回路と同程度の回路規模となるため、同期検波方式と比較して制御回路の回路規模が増大するという問題もある。

【0009】本発明は、このような課題を解決し、制御ループの遅延時間が小さく、かつ回路規模の縮小が可能な準同期型のデジタル復調器を提供することを目的とする。

#### 【0010】

【課題を解決するための手段】本発明のデジタル復調器は、直交変調された信号をデジタル処理により直交検波したIチャンネルおよびQチャンネルの信号を入力信号とし、これらの入力信号の直流オフセット補償およびゲイン制御を行う入力補償手段と、この入力補償手段の出力を位相回転させることでキャリア同期を行う位相補償手段と、この位相補償手段の出力信号から符号間干渉を除去する等化手段と、この等化手段の出力する復調信号を識別する識別手段とを備え、位相補償手段は、等化手段の出力する復調信号と識別手段の出力する識別信号とからキャリア誤差を検出する手段と、検出されたキャリア誤差を補償するための位相情報を求める手段と、この位相情報により信号位相を回転させる手段とを含み、入力補償手段は、復調信号、識別信号および位相情報からオフセット誤差およびゲイン誤差を検出する誤差検出手段と、検出されたオフセット誤差を補償する値を入力信号にデジタル加算する手段と、検出されたゲイン誤差を補償する値を入力信号にデジタル乗算する手段とを含むデジタル復調器において、誤差検出手段は、復調信号と識別信号との相関からゲイン誤差を求める手段と、復調信号と識別信号とから得られた誤差信号を位相情報により位相変換することでオフセット誤差信号を生成する手段とを含むことを特徴とする。

【0011】IチャンネルおよびQチャンネルの二つの入力信号に対して共通のゲイン誤差およびオフセット誤差信号を用いることがよい。

【0012】ゲイン誤差を求める手段は、IチャンネルまたはQチャンネルの少なくとも一方について、復調信号の極性を求める手段と、復調信号と誤差信号との誤差成分の極性を求める手段と、二つの極性の排他的論理和を求める手段とを含むことがよい。また、オフセット誤差信号を生成する手段は、IおよびQのそれぞれのチャンネルにおける復調信号と識別信号との誤差を求める手段と、それぞれの誤差の極性を求める手段と、Iチャンネルの誤

差の極性、Qチャンネルの誤差の極性およびそれぞれの極性の反転のいずれかを位相情報により選択する手段とを含むことがよい。

#### 【0013】

【作用】アナログ処理を用いた直交検波器においては、A/D変換器前段のアナログ回路の不完全性のため、チャンネル間の特性差が存在しており、I、Q両チャンネル個別に制御する必要があった。しかし、デジタル信号処理を用いた直交検波方式では、チャンネル間の特性差は無視できるため、デジタル処理型のオフセットおよびゲイン補償においては、両チャンネルとも同一の制御係数で補償可能である。

【0014】このとき、振幅誤差成分は信号点と信号点配置の中心とを結ぶ直線に沿って存在するため、位相回転量には依存しない。このため、ゲイン制御用の誤差信号は復調信号と識別信号との相関のみ検出できる。一方、オフセットの誤差成分は、位相補償量=0の場合、両チャンネルとも誤差量は同一となる。このため、誤差成分極性の反転、非反転は、位相回転量のみで決まり、キャリア位相制御信号で判定できる。このとき、位相補償回路と等化器との出力遅延時間によって生じるキャリア位相制御信号と復調信号との時間差は遅延回路を用いて調整する。

【0015】このように本発明のデジタル復調器では、振幅誤差成分およびオフセット成分を位相逆補償を行うことなく簡易に抽出でき、制御ループの遅延時間を短縮できるとともに、回路規模を縮小することができる。

#### 【0016】

【実施例】図1は本発明実施例のデジタル復調器を示すブロック構成図である。この実施例は、直交変調された信号をデジタル処理により直交検波したIチャンネルおよびQチャンネルの信号を入力信号とし、デジタル加算器1-1、1-2、デジタル乗算器2-1、2-2、位相補償回路3およびトランスバーサル等化器4により復調信号を求め、信号識別器5-1、5-2により信号を識別して出力する。また、この実施例は、位相補償回路3によるキャリア同期のため、波形ROM 8-1、8-2、位相アキュムレータ9、ループフィルタ10およびキャリア誤差検出回路11を備え、デジタル加算器1-1、1-2およびデジタル乗算器2-1、2-2による入力信号の直流オフセット補償およびゲイン制御のため、遅延回路6、ループフィルタ7-1、7-2および誤差検出回路12を備える。

【0017】位相補償回路3は、デジタル加算器1-1、1-2およびデジタル乗算器2-1、2-2を介して入力された信号の位相を回転させることで、キャリア同期を行う。トランスバーサル等化器4は、位相補償回路3の出力信号から符号間干渉を除去する。信号識別器5-1、5-2は、トランスバーサル等化器4の出力

する復調信号を識別する。キャリア誤差検出回路 11 は、トランスバーサル等化器 4 の出力する復調信号と信号識別器 5-1、5-2 の出力する識別信号とからキャリア誤差を検出する。このキャリア誤差検出回路 11 の出力はループフィルタ 10 を介して位相アキュムレータ 9 に供給され、この位相アキュムレータ 9 は、検出されたキャリア誤差を補償するための位相情報を求めその位相情報をキャリア位相制御信号として出力する。波形 ROM 8-1、8-2 は、位相アキュムレータ 9 からのキャリア位相制御信号により、位相補償回路 3 で信号位相を回転させるための波形を発生する。誤差検出回路 12 は、復調信号と識別信号との相関からゲイン誤差を求め、復調信号と識別信号とから得られた誤差信号を位相情報により位相変換することでオフセット誤差信号を生成する。生成されたオフセット誤差信号はループフィルタ 7-1 を介してディジタル加算器 1-1、1-2 に入力され、入力信号にディジタル加算される。同様に誤差検出回路 12 で求められたゲイン誤差は、ループフィルタ 7-2 を介してディジタル乗算器 2-1、2-2 に入力され、ディジタル乗算される。オフセットおよびゲイン制御は共通の制御信号を用いて行われる。

【0018】図 2 は誤差検出回路 12 の具体例を示すブロック構成図であり、図 3 は位相補償回路 3 による誤差成分の回転を説明する図である。ここでは、制御アルゴリズムとして ZF 法を用いる場合について説明する。

【0019】この誤差検出回路 12 は、I チャンネルおよび Q チャンネルのそれぞれの復調信号と識別信号との誤差成分を求める減算器 12-1 と、I チャンネルの復調信号と I チャンネルおよび Q チャンネルのそれぞれの復調信号と識別信号との誤差成分の極性を求める極性回路 12-2 と、I チャンネルの復調信号の極性と I チャンネルの誤差の極性ととの排他的論理和を求める排他的論理和回路 12-3 と、I チャンネルおよび Q チャンネルのそれぞれの誤差成分の極性を反転する信号反転器 12-4 と、I チャンネルの誤差成分または Q チャンネルの誤差成分あるいはそれらの反転のいずれかを選択する 4-1 セレクタ 12-5 と備える。

【0020】誤差信号成分は減算器 12-1 により復調信号と識別信号の差分をとることにより得られ、その極性を極性回路 12-2 により取り出して誤差信号 (Ierror、Qerror) とする。このとき、位相補償回路によって誤差成分が図 3 に示すように回転するため、その位相回転角  $\theta$  に応じて、オフセット誤差極性が表 1 に示すように変化する。

【0021】

【表 1】

	位相回転量	誤差極性		オフセット
		Ierror	Qerror	
1	$0 \leq \theta < \pi/4$	nor	nor	Qerror
2	$\pi/4 \leq \theta < \pi/2$	inv	nor	Qerror
3	$\pi/2 \leq \theta < 3\pi/4$	inv	nor	Ierror
4	$3\pi/4 \leq \theta < \pi$	inv	inv	Ierror
5	$\pi \leq \theta < 5\pi/4$	inv	inv	Qerror
6	$5\pi/4 \leq \theta < 3\pi/2$	nor	inv	Qerror
7	$3\pi/2 \leq \theta < 7\pi/4$	nor	inv	Ierror
8	$7\pi/4 \leq \theta < 2\pi$	nor	nor	Ierror

そこで、4-1 セレクタを用いて、Ierror、Ierror の反転、Qerror、Qerror の反転のいずれかをキャリア位相制御信号を用いて選択する。これにより、位相回転角  $\theta$  分を補正したオフセット誤差信号が得られる。一方、ゲイン制御信号については、前述したように位相回転角には依存しないため、I チャンネルの識別信号の極性 I sign と Ierror との排他的論理和をとることで、ゲイン誤差信号が得られる。

【0022】誤差信号生成については、上述の構成の他に、オフセット誤差信号の場合には I チャンネルまたは Q チャンネルの信号の反転、非反転を表 1 に従い、2-1 セレクタで切り替えることも可能である。ゲイン誤差については、I チャンネル信号から検出した誤差信号と Q チャンネル信号から検出した誤差信号とを加算することもできる。

【0023】

【発明の効果】以上説明したように、本発明のディジタル復調器は、簡単な回路を付加するのみで、準同期検波方式におけるオフセットおよびゲイン補償を実現できる。このため、複数のディジタル乗算器により構成される位相逆補償回路を用いる従来の構成と比較して、ループ内の遅延時間および回路規模ともに縮小する。

【0024】さらに本発明は、A/D 変換器前段のアナログ回路のチャンネル間特性差が無視できる程度に抑えられている場合には、アナログ処理を用いて直交検波された信号に対しても利用することができる。

【図面の簡単な説明】

【図 1】本発明実施例のディジタル復調器を示すブロック構成図。

【図 2】誤差検出回路の具体例を示すブロック構成図。

【図 3】位相補償回路による誤差成分の回転を説明する図。

【図 4】従来例のディジタル復調器を示すブロック構成図。

【符号の説明】

- 1-1、1-2 ディジタル加算器
- 2-1、2-2 ディジタル乗算器
- 3 位相補償回路
- 4 トランスバーサル等化器
- 5-1、5-2 信号識別器
- 6、13 遅延回路

7-1、7-2、10 ループフィルタ

8-1、8-2 波形ROM

9 位相アキュムレータ

11 キャリア誤差検出回路

12 誤差検出回路

12-1 減算器

12-2 極性回路

12-3 排他的論理和回路

12-4 信号反転器

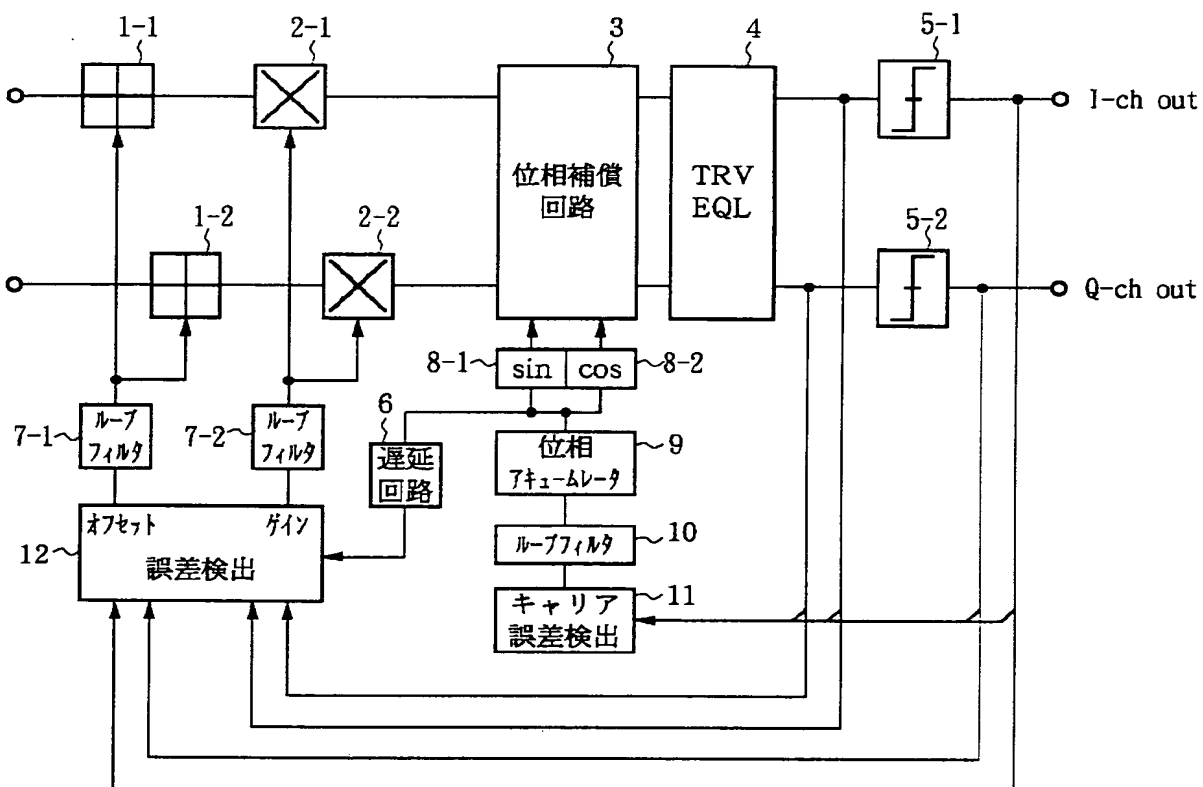
12-5 4-1セクタ

14-1、14-2 位相逆補償回路

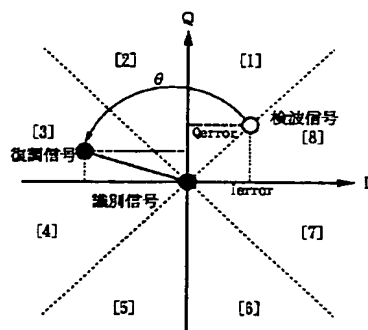
15 ゲイン誤差検出器

16 オフセット誤差検出回路

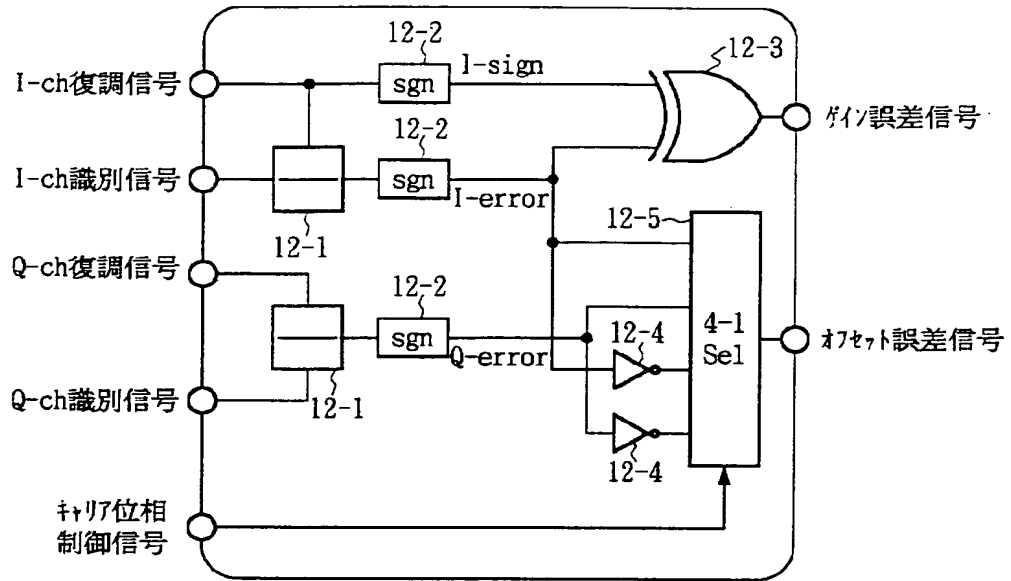
【図1】



【図3】

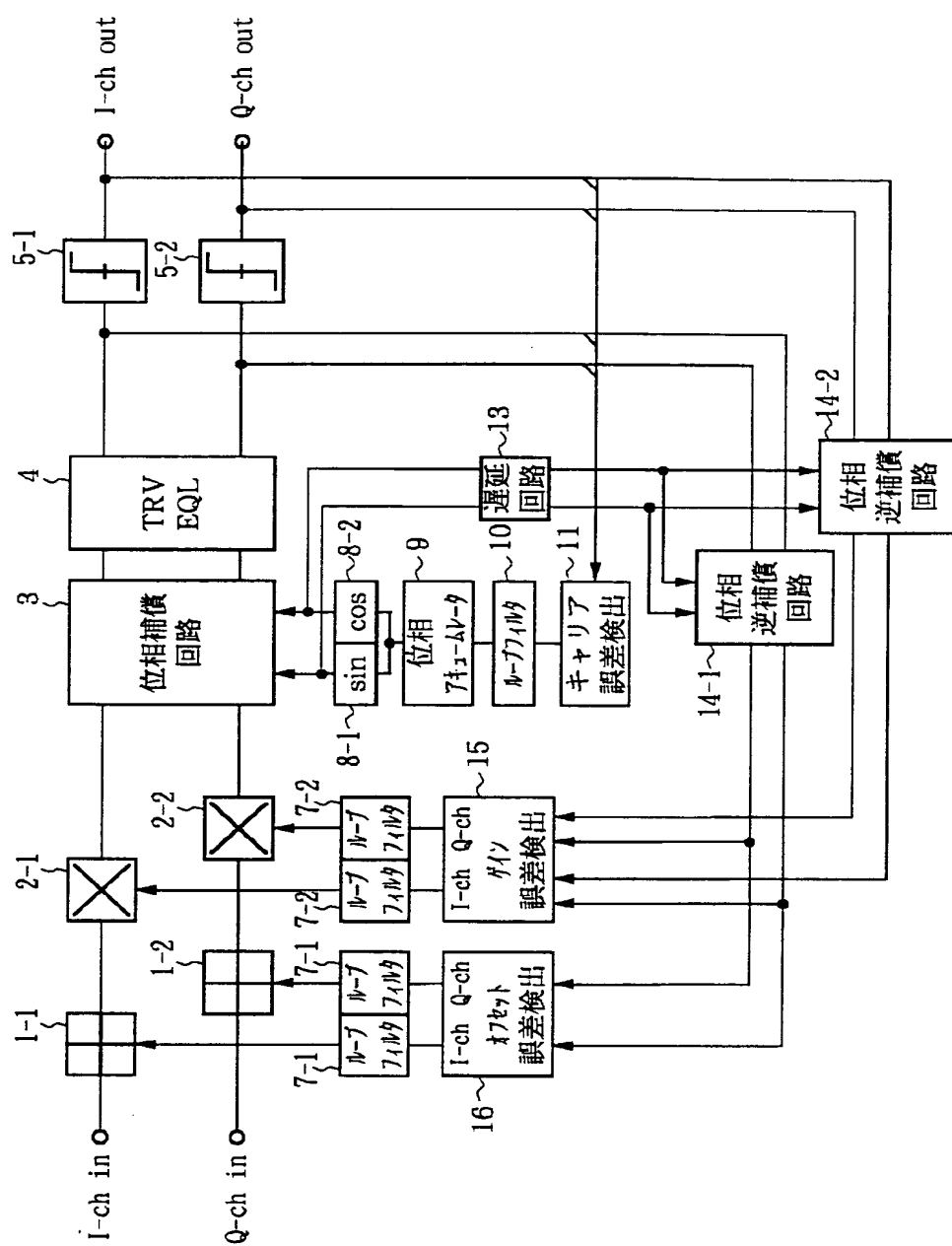


【図2】





【図 4】



【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】第 7 部門第 3 区分  
【発行日】平成 13 年 4 月 20 日 (2001. 4. 20)

【公開番号】特開平 8-223237  
【公開日】平成 8 年 8 月 30 日 (1996. 8. 30)  
【年通号数】公開特許公報 8-2233  
【出願番号】特願平 7-20655  
【国際特許分類第 7 版】

H04L 27/22

27/38

【F I】

H04L 27/22 Z

27/00 G

【手続補正書】

【提出日】平成 11 年 11 月 4 日 (1999. 11. 4)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】このとき、振幅誤差成分は信号点と信号点配置の中心とを結ぶ直線に沿って存在するため、位相回

転量には依存しない。このため、ゲイン制御用の誤差信号は復調信号と識別信号との相関のみ検出できる。一方、オフセットの誤差成分は、位相補償量=0 の場合、両チャネルとも誤差量は同一となる。このため、誤差成分極性の反転、非反転は、位相回転量のみで決まり、キャリア位相制御信号で判定できる。このとき、位相補償回路と等化器との出力遅延時間によって生じるキャリア位相制御信号と復調信号との時間差は遅延回路を用いて調整する。